

У. Титце
К. Шенк

Полупроводниковая схемотехника

12-е издание

Том I

УДК 621.382
ББК 32.852
T45

Титце У., Шенк К.

T45 Полупроводниковая схемотехника. 12-е изд. Том I: Пер. с нем. – М.: ДМК Пресс, 2008. – 832 с.: ил.

ISBN 5-94074-148-7

Книга Ульриха Титце и Кристофа Шенка «Полупроводниковая схемотехника» представляет собой фундаментальный труд, объединяющий принципы устройства полупроводниковых элементов (диоды, биполярные и полевые транзисторы, интегральные микросхемы) и основы создания из этих элементов различных функциональных узлов аналоговой техники (усилители, модуляторы, фильтры, радиоприемники) и цифровой (спусковые схемы, счетчики, регистры, шифраторы и дешифраторы, устройства памяти и т.д.).

Книга разбита на два тома: первый посвящен основам схемотехники, второй – применениям функциональных узлов при создании более сложных устройств.

При изложении материала широко используются эквивалентные схемы как полупроводниковых элементов, так и функциональных узлов, соответствующие их работе в области постоянного и переменного тока. Особое внимание уделено также переходным процессам цифровых схем. Описание каждого элемента или схемы сопровождается необходимым количеством достаточно элементарных формул, служащих для их инженерного расчета.

Энциклопедическая полнота, обилие самых разных схем и доступное математическое обоснование делают книгу полезной широкому кругу читателей: радиолюбителям, инженерам радиотехники и электроники и научным работникам.

Все права защищены. Любая часть этой книги не может быть воспроизведена в какой бы то ни было форме и какими бы то ни было средствами без письменного разрешения владельца авторских прав.

Материал, изложенный в данной книге, многократно проверен. Но, поскольку вероятность технических ошибок все равно остается, издательство не может гарантировать абсолютную точность и правильность приводимых сведений. В связи с этим издательство не несет ответственности за возможный ущерб любого вида, связанный с применением содержащихся здесь сведений.

Все торговые знаки, упомянутые в настоящем издании, зарегистрированы. Случайное неправильное использование или пропуск торгового знака или названия его законного владельца не должно рассматриваться как нарушение прав собственности.

ISBN 3-540-42849-6 (нем.)

Copyright © Springer-Verlag Berlin Heidelberg, 2002

Springer-Verlag is a company in the BertelsmannSpringer publishing group. All Rights Reserved.

ISBN 5-94074-148-7 (рус.)

© Перевод на русский язык, оформление ДМК Пресс, 2008

Содержание

1. Диоды	17
1.1 Свойства диодов	18
1.1.1 Характеристики	18
1.1.2 Описание диода с помощью уравнений	19
1.1.3 Режим переключения	22
Режим переключения при омической нагрузке	22
Режим переключения при омическо-индуктивной нагрузке	24
1.1.4 Режим малых сигналов	25
1.1.5 Предельные параметры и токи запирания	25
Предельные напряжения	25
Предельные токи	26
Ток запирания	26
Максимальная мощность рассеяния	26
1.1.6 Тепловые свойства	27
1.1.7 Температурная зависимость параметров диодов	27
1.2 Устройство диода	28
1.2.1 Дискретные диоды	28
Внутренняя структура	29
Корпус	29
1.2.2 Интегральные диоды	30
Внутренняя структура	30
Диод-подложка	30
Интегральный диод с р-п переходом и диод Шоттки	30
1.3 Модель диода	31
1.3.1 Статический режим	31
Диапазон средних значений прямых токов	31
Дополнительные эффекты	32
Эффект сильного тока	32
Ток утечки	32
Пробой	33
Прямое сопротивление	34
1.3.2 Динамическая характеристика	34
Барьерная емкость	35
Диффузионная емкость	36
Полная модель диода	36
1.3.3 Модель диода в режиме малых сигналов	38
Статическая модель режима малых сигналов	38
Динамическая модель диода в режиме малых сигналов	40
1.4 Специальные диоды и их применение	40
1.4.1 Стабилитроны	41
1.4.2 рп-диод	44
1.4.3 Варикапы	45
1.4.4 Мостовые выпрямители	48
1.4.5 Смесители	49
Литература	51

2. Биполярные транзисторы	52
2.1 Свойства биполярных транзисторов	53
2.1.1 Характеристики транзисторов	53
2.1.2 Описание транзистора с помощью уравнений	55
2.1.3 Зависимость усиления по току	56
2.1.4 Рабочая точка и характеристики транзистора в режиме малых сигналов	58
Уравнения и параметры режима малых сигналов	60
Эквивалентная схема режима малых сигналов	62
Матрицы, описывающие четырехполюсники	63
Границы применимости концепции режима малых сигналов	64
2.1.5 Предельные параметры и обратные токи	64
Пробивные напряжения	65
Пробой второго рода	66
Предельные токи	66
Токи отсечки	66
Максимальная рассеиваемая мощность	67
Допустимый рабочий диапазон	67
2.1.6 Тепловые свойства транзисторов	69
Тепловые характеристики в статическом режиме	71
Тепловые характеристики в импульсном режиме	71
2.1.7 Температурная зависимость параметров транзистора	73
2.2 Устройство биполярного транзистора	74
2.2.1 Дискретные транзисторы	74
2.2.2 Интегральные транзисторы	76
2.3 Модели биполярных транзисторов	78
2.3.1 Статические свойства	78
Модель Эберса–Молла	78
Транспортная модель	81
Дополнительные эффекты	82
Усиление по току в нормальном режиме	85
Диоды-подложки	87
Объемные сопротивления	87
2.3.2 Динамические характеристики	89
Барьерные емкости	89
Диффузионные емкости	91
Модель Гуммеля–Пуна	93
2.3.3 Модель транзистора для режима малых сигналов	96
Статическая модель транзистора для режима малых сигналов	96
Динамическая модель транзистора для режима малых сигналов	98
Граничные частоты в режиме малых сигналов	100
Сводка параметров для режима малых сигналов	104
2.3.4 Шумы	105
Спектральная плотность шумов	105
Источники шумов биполярного транзистора	107
Эквивалентные источники шумов	108
Эквивалентный источник шума и коэффициент шума	109
Коэффициент шума биполярного транзистора	111
Определение объемного сопротивления базы	118
2.4 Типовые схемы	118
2.4.1 Схема с общим эмиттером	119

	Передаточная характеристика схемы с общим эмиттером	120
	Характеристики режима малых сигналов схемы с общим эмиттером ..	122
	Отрицательная обратная связь по току в схеме с общим эмиттером	125
	Схема с общим эмиттером и ООС по напряжению	131
	Частотная характеристика и верхняя граничная частота	147
	Заключение	154
2.4.2	Схема усилителя с общим коллектором	156
	Передаточная характеристика схемы с общим коллектором	156
	Характеристики схемы с общим коллектором в режиме малых сигналов	159
	Установка рабочей точки	163
	Частотная характеристика и верхняя граничная частота	165
	Преобразование импеданса посредством схемы с общим коллектором	172
2.4.3	Схема с общей базой	173
	Передаточная характеристика схемы с общей базой	174
	Режим малых сигналов схемы с общей базой	177
	Установка рабочей точки	180
	Частотная характеристика и верхняя граничная частота	182
2.4.4	Схема Дарлингтона	186
	Характеристики транзистора Дарлингтона	187
	Описание с помощью уравнений	189
	Зависимость усиления по току от тока коллектора	189
	Параметры режима малых сигналов	191
	Режим коммутации	193
	Литература	194
3.	Полевые транзисторы	196
3.1	Свойства полевых транзисторов	199
3.1.1	Характеристики	199
3.1.2	Описание транзистора с помощью уравнений	202
3.1.3	Полевой транзистор в качестве управляемого резистора	207
3.1.4	Рабочая точка и режим малых сигналов	209
	Рабочая точка	209
	Уравнения и параметры режима малых сигналов	210
	Эквивалентная схема полевого транзистора для режима малых сигналов	212
	Матрицы, описывающие четырехполюсники	212
	Границы применимости концепции малых сигналов	213
3.1.5	Граничные параметры и обратные токи	213
	Напряжения пробоя	214
	Граничные токи	215
	Обратные токи	216
	Максимальная мощность рассеяния	216
	Область устойчивой работы	217
3.1.6	Тепловые свойства	218
3.1.7	Температурная зависимость параметров полевых транзисторов	218
	МОП транзистор	218
	Полевой транзистор с управляющим р-п переходом	220
3.2	Устройство полевого транзистора	221
3.2.1	Интегральные МОП транзисторы	221
3.2.2	Дискретные МОП транзисторы	223

3.2.3	Полевые транзисторы с управляющим p-n переходом	226
3.2.4	Корпус	227
3.3	Модели полевых транзисторов	227
3.3.1	Статические свойства	227
	Модель МОП транзистора Уровня 1	228
	Объемные сопротивления	233
	Вертикальные мощные МОП транзисторы	234
	Полевые транзисторы с управляющим p-n переходом	236
3.3.2	Динамический режим	237
	Модель МОП транзистора Уровня 1	241
	Модель полевого транзистора с управляющим p-n переходом	246
3.3.3	Модель МОП транзистора для режима малых сигналов	247
	Статическая модель МОП транзистора для режима малых сигналов в области насыщения	247
	Динамическая модель МОП транзистора для режима малых сигналов в области насыщения	249
	Граничные частоты при режиме малых сигналов	251
	Сводный перечень параметров МОП транзистора для малых сигналов	253
3.3.4	Шумы	256
	Источники шумов полевого транзистора	256
	Эквивалентные источники шумов	257
	Коэффициент шума полевого транзистора	258
	Упрощенное описание	261
	Сопоставление коэффициентов шума полевых и биполярных транзисторов	262
3.4	Типовые схемы	262
3.4.1	Схема с общим истоком	263
	Передаточные характеристики схемы с общим истоком	264
	Режим схемы с общим истоком для малых сигналов	265
	Схема с общим истоком и отрицательной обратной связью по току	268
	Схема с общим истоком и обратной связью по напряжению	272
	Установка рабочей точки	277
	Частотная зависимость и граничная частота	279
	Заключение	285
3.4.2	Схема с общим стоком	286
	Передаточная характеристика схемы с общим стоком	286
	Режим малых сигналов схемы с общим стоком	288
	Установка рабочей точки	290
	Частотная зависимость и граничная частота	291
3.4.3	Схема с общим затвором	296
	Передаточная характеристика схемы с общим затвором	297
	Режим малых сигналов схемы с общим затвором	299
	Установка рабочей точки	301
	Частотная характеристика и граничная частота	301
	Литература	304
4.	Усилители	305
4.1	Схемы	308
4.1.1	Источники тока и токовое зеркало	314
	Принцип действия токового зеркала	314
	Простые источники тока для схем на дискретных элементах	318

	Простые схемы токового зеркала	319
	Токовое зеркало на основе каскодной схемы	332
	Каскодное токовое зеркало	335
	Токовое зеркало Вильсона	342
	Динамический режим	344
	Токовые зеркала и источники тока других типов	345
4.1.2	Каскодная схема	353
	Режим малых сигналов каскодной схемы	355
	Частотная зависимость усиления и граничная частота каскодной схемы	358
4.1.3	Дифференциальный усилитель	368
	Передаточная характеристика n-p-n дифференциального усилителя	372
	Дифференциальный усилитель с активной нагрузкой	383
	Напряжение смещения нуля дифференциального усилителя	385
	Дифференциальный усилитель в режиме малых сигналов	387
	Установка рабочей точки	406
	Частотная характеристика и граничные частоты дифференциального усилителя	415
	Краткие выводы	432
4.1.4	Преобразователь полного сопротивления	433
	Однокаскадный преобразователь полного сопротивления	433
	Многоступенчатые преобразователи полного сопротивления	434
	Комплементарный преобразователь полного сопротивления	438
4.1.5	Схемы для установки рабочей точки	444
	Источник опорного тока, использующий напряжение UBE	445
	Источник опорного тока, пропорционального температуре	450
	Температурно-независимые источники опорного тока	455
	Источники опорного тока на МОП схемах	456
	Источники тока с насыщением	457
	Установка рабочей точки в интегральных схемах усилителей	458
4.2	Свойства и параметры усилителя	459
4.2.1	Характеристики усилителя	460
4.2.2	Малосигнальные параметры	463
	Рабочая точка	463
	Малосигнальные переменные	464
	Линеаризация	464
	Малосигнальные параметры	464
	Малосигнальная эквивалентная схема усилителя	465
	Усилители с обратной связью	468
	Расчет малосигнальных параметров с помощью малосигнальной эквивалентной схемы	470
	Последовательное включение усилителей	473
4.2.3	Нелинейные параметры	478
	Разложение передаточной характеристики в ряд в рабочей точке	479
	Выходной сигнал при синусоидальном входном сигнале	480
	Коэффициент нелинейных искажений	483
	Точка сжатия	486
	Интермодуляция и точки перехвата	486
	Последовательное включение усилителей	491
4.2.4	Шумы	495

	Источник и плотность шумов усилителя	495
	Эквивалентный источник шумов и коэффициент шума	496
	Оптимальный коэффициент шума	
	и оптимальное внутреннее сопротивление источника	500
	Коэффициент шума последовательной цепочки усилителей	503
	Оптимизация коэффициента шума	507
	Эквивалентные источники шума типовых схем	516
	Средний коэффициент шума и отношение сигнал-шум	536
	Литература	540
5.	Операционные усилители	541
5.1	Общие сведения	541
5.1.1	Типы операционных усилителей	543
5.1.2	Принцип обратной связи	546
	Неинвертирующий усилитель	547
	Инвертирующий усилитель	549
5.2	Стандартные операционные усилители	551
5.2.1	Принцип действия	552
5.2.2	Универсальный усилитель	554
5.2.3	Напряжения питания	557
5.2.4	Усилитель с одним источником питания	558
	Инверсия фазы	559
5.2.5	Усилитель с размахом, равным напряжению питания	561
5.2.6	Широкополосные операционные усилители	565
5.2.7	Коррекция частотной характеристики	571
	Основные положения	571
	Универсальная коррекция частотной характеристики	574
	Расщепление полюсов	575
	Согласованная коррекция частотной характеристики	577
	Скорость нарастания выходного напряжения	577
	Емкостная нагрузка	581
	Внутренняя коррекция нагрузки	584
	Двухполюсная коррекция частотной характеристики	585
5.2.8	Параметры операционных усилителей	586
	Усиление разностного и синфазного сигналов	589
	Входное напряжение смещения нуля	592
	Входные токи	594
	Входные сопротивления	596
	Выходное сопротивление	598
	Примеры статических погрешностей	599
	Ширина полосы пропускания	601
	Шумы	603
5.3	Усилитель крутизны	606
5.3.1	Внутреннее устройство	607
5.3.2	Типовые применения	610
5.4	Усилитель полного сопротивления	611
5.4.1	Внутреннее устройство	611
5.4.2	Частотные характеристики	615
5.4.3	Типовые применения	618
5.5	Усилитель тока	619
5.5.1	Внутреннее устройство	620

5.5.2	Типовые применения	622
	Использование схем с обратной связью по току	622
	Использование обратной связи по напряжению	630
5.6	Сопоставления	633
5.6.1	Практические применения	639
5.6.2	Разновидности операционных усилителей	642
	Классификация	657
	Литература	659
6.	Релаксационные схемы	660
6.1	Транзистор как элемент цифровой схемы	660
	Динамические свойства	662
6.2	Релаксационные схемы с насыщенными транзисторами	663
6.2.1	Бистабильные релаксационные схемы	664
	Триггер	664
	Триггер Шмитта	666
6.2.2	Моностабильные релаксационные схемы	667
6.2.3	Астабильная релаксационная схема	668
6.3	Релаксационные схемы на транзисторах с эмиттерной связью	669
6.3.1	Триггер Шмитта с эмиттерной связью	669
6.3.2	Мультивибратор с эмиттерной связью	670
6.4	Релаксационные схемы на логических элементах	671
6.4.1	Триггеры	672
6.4.2	Одновибратор	672
6.4.3	Мультивибратор	673
6.5	Релаксационные схемы на компараторах	675
6.5.1	Компараторы	675
	Двухпороговый компаратор	677
6.5.2	Триггер Шмитта	677
	Инвертирующий триггер Шмитта	677
	Неинвертирующий триггер Шмитта	678
	Прецизионный триггер Шмитта	680
6.5.3	Мультивибраторы	680
	Мультивибратор с прецизионным триггером Шмитта	682
6.5.4	Одновибраторы	683
	Одновибратор с послезапуском	684
	Литература	685
7.	Основы цифровой техники	686
7.1	Основные логические функции	686
7.2	Составление логических функций	689
7.2.1	Таблица Карно	691
7.3	Основные производные функции	693
7.4	Схемотехническая реализация основных логических функций	694
7.4.1	Резисторно-транзисторная логика	696
7.4.2	Диодно-транзисторная логика	697
7.4.3	Медленнодействующая помехоустойчивая логика	697
7.4.4	Транзисторно-транзисторная логика	698
	Выходы с открытым коллектором	699
	Трехстабильные выходы	701
7.4.5	Эмиттерно-связанная логика	702
	Функция «монтажное» ИЛИ	705

7.4.6	Комплементарная МОП логика	706
	Меры предосторожности при работе с КМОП схемами	708
	Логические КМОП элементы	709
	Логический ключ	709
7.4.7	n-канальная МОП логика	710
7.4.8	Заключительный обзор	711
7.5	Межсоединения	713
	Литература	715
8.	Комбинационные логические схемы	716
8.1	Представление чисел	718
8.1.1	Положительные целые числа в двоичном коде	718
	Восьмеричный код	718
	Шестнадцатеричный код	718
8.1.2	Положительные целые числа в двоично-десятичном коде	719
8.1.3	Целые двоичные числа с произвольным знаком	719
	Представление модуля и знака	719
	Представление с поразрядным дополнением до двух	720
	Расширение знакового разряда	721
	Смещенный двоичный код	722
8.1.4	Двоичные числа с фиксированной запятой	722
8.1.5	Двоичные числа с плавающей запятой	723
8.2	Мультиплексор	726
8.2.1	Дешифратор «один из n»	726
8.2.2	Демультимплексор	727
8.2.3	Мультиплексоры	728
8.3	Приоритетный дешифратор	729
8.4	Регистры сдвига	730
8.5	Компараторы	732
8.6	Сумматоры	734
8.6.1	Полусумматоры	734
8.6.2	Полный сумматор	735
8.6.3	Логика параллельного переноса	736
8.6.4	Вычитание	738
8.6.5	Переполнение при сложении чисел в дополнительном коде	739
8.6.6	Сложение и вычитание чисел с плавающей запятой	740
8.7	Умножители	740
8.7.1	Умножение чисел с фиксированной запятой	740
8.7.2	Умножение чисел с плавающей запятой	743
	Литература	743
9.	Переключающие схемы	744
9.1	Интегральные триггеры	744
9.1.1	Статические триггеры	744
	Синхронный RS-триггер	745
	Синхронный D-триггер	746
9.1.2	Триггеры с временным запоминанием	746
	Триггеры, срабатывающие по двум фронтам импульса	747
	Триггеры, срабатывающие по одному фронту импульса	749
9.2	Двоичные счетчики	752
9.2.1	Асинхронный двоичный счетчик	753
9.2.2	Синхронный двоичный счетчик	754

9.2.3	Реверсивные счетчики	756
	Счетчики с переключаемым направлением счета	757
	Счетчики с входами прямого и обратного счета	758
	Устранение совпадений	758
	Метод вычитания	760
9.3	Двоично-десятичный счетчик в коде 8421	760
9.3.1	Асинхронный двоично-десятичный счетчик	761
9.3.2	Синхронный двоично-десятичный счетчик	762
9.4	Счетчики групп	763
9.5	Регистры сдвига	765
9.5.1	Принципиальная схема	765
9.5.2	Регистр сдвига с параллельным вводом	766
9.6	Обработка асинхронных сигналов	766
9.6.1	Устранение вибраций механических контактов	767
9.6.2	RS-триггер с запуском по фронту импульса	768
9.6.3	Синхронизация импульсов	768
9.6.4	Синхронный одновибратор	769
9.6.5	Синхронный детектор изменений	771
9.6.6	Синхронный тактовый переключатель	771
9.7	Системное проектирование последовательностных схем	772
9.7.1	Диаграмма состояний	772
9.7.2	Пример проектирования счетчика групп	774
9.7.3	Сокращение потребности в объеме памяти	777
	Входной мультиплексор	778
9.8	Обозначения зависимостей	780
	Литература	783
10.	Полупроводниковые запоминающие устройства	784
10.1	Оперативные запоминающие устройства	786
10.1.1	Статические ОЗУ	786
	Временные условия	789
10.1.2	Динамические ОЗУ	792
	Контроллер динамического ОЗУ	792
10.2	Расширение возможностей ОЗУ	796
10.2.1	Двухпортовые ОЗУ	796
10.2.2	ОЗУ в качестве регистра сдвига	797
10.2.3	Память FIFO	798
	Реализация памяти FIFO на стандартных ОЗУ	800
10.2.4	Распознавание и коррекция ошибок	802
	Бит четности	802
	Код Хэмминга	804
10.3	Постоянные ЗУ	806
10.3.1	ПЗУ, программируемое фотошаблоном	807
10.3.2	Программируемое ПЗУ	807
10.3.3	Постоянное ЗУ с УФ стиранием	809
10.3.4	Электрически стираемое программируемое ПЗУ	812
10.4	Программируемые логические устройства	814
10.4.1	Программируемая матричная логика	818
10.4.2	Компьютерное проектирование ПЛУ	819
10.4.3	Обзор типов ПЛУ	821
10.4.4	Матрицы логических элементов, программируемые пользователем ..	825
	Литература	827